
(19) KOREAN INTELLECTUAL PROPERTY OFFICE

KOREAN PATENT ABSTRACTS

(11)Publication number: 1020040070716 A
(43)Date of publication of application: 11.08.2004

(21)Application number: 1020030006896
(22)Date of filing: 04.02.2003

(71)Applicant: SAMSUNG ELECTRONICS CO., LTD.
(72)Inventor: CHOO, GYO SEOP
YOON, JU SEON

(51)Int. Cl. G02F 1/136

(54) TRANSFLECTIVE LIQUID CRYSTAL DISPLAY AND METHOD FOR MANUFACTURING THE SAME

(57) Abstract:

PURPOSE: A transflective LCD(Liquid Crystal Display) and a method for manufacturing the LCD are provided to form a data line and a reflection electrode at the same level to reduce the number of masks.

CONSTITUTION: A transflective LCD includes a pixel area having a thin film transistor region(TFT), a reflection region(R), and a transmission region(T). The LCD includes a gate electrode(102) formed on a portion of a substrate(100) corresponding to the thin film transistor region, a gate insulating layer(104) formed on the substrate including the gate electrode, an active pattern(106) formed on a portion of the gate insulating layer, which corresponds to the gate electrode, and an organic insulating layer(110) formed on a portion of the gate insulating layer, other than the thin film transistor region and transmission region. The surface of the organic insulating layer includes a plurality of protrusions and depressions. The LCD further includes source and drain electrodes (116a,116b) formed on the active pattern, a reflection electrode(116c) formed on the organic insulating layer of the reflection area at the same level at which the source and drain electrodes are formed, a passivation layer(120) that is formed on the source and drain electrodes, reflection electrode and organic insulating layer, other than the transmission region, and has a contact hole(122) exposing one of the source and drain electrodes, and a transparent electrode(126) formed on the passivation layer and connected to one of the source and drain electrodes through the contact hole.

COPYRIGHT KIPO 2004

Legal Status

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁷
G02F 1/136

(11) 공개번호 10-2004-0070716
(43) 공개일자 2004년08월11일

(21) 출원번호 10-2003-0006896
(22) 출원일자 2003년02월04일

(71) 출원인 삼성전자주식회사
경기도 수원시 영통구 매탄동 416

(72) 발명자 윤주선
서울특별시광진구광장동현대5차아파트504동101호
추교섭
경기도수원시팔달구영통동황골마을주공1단지130동306호

(74) 대리인 박영우

심사청구 : 없음

(54) 반투과형 액정표시장치 및 그 제조 방법

요약

화소부가 박막 트랜지스터 영역, 반사 영역 및 투과 영역으로 구분되는 반투과형 액정표시장치 및 그 제조방법이 개시되어 있다. 박막 트랜지스터 영역의 기판 상에 게이트 전극이 형성된다. 게이트 전극을 포함한 기판 상에 형성된 게이트 절연막이 형성되고, 게이트 전극 위의 게이트 절연막 상에 액티브 패턴이 형성된다. 박막 트랜지스터 영역 및 투과 영역을 제외한 게이트 절연막 상에, 그 표면에 다수의 요철을 포함하는 유기 절연막이 형성된다. 액티브 패턴 상에 소오스/드레인 전극이 형성되고, 반사 영역의 유기 절연막 상에 소오스/드레인 전극과 동일한 층으로 이루어진 반사 전극이 형성된다. 투과 영역을 제외한 상기 소오스/드레인 전극, 반사 전극 및 유기 절연막 상에, 소오스 전극 또는 드레인 전극 중의 어느 하나를 노출하는 콘택홀을 갖는 보호막이 형성된다. 보호막 상에는 콘택홀을 통해 소오스 전극 또는 드레인 전극 중의 어느 하나와 접촉되는 투명 전극이 형성된다. 소오스/드레인 전극과 반사 전극을 동일한 층으로 형성하여, 7매의 마스크로 반투과형 액정표시장치를 제조할 수 있다.

대표도

도 2

명세서

도면의 간단한 설명

도 1은 종래 방법에 의한 반투과형 액정표시장치의 단면도이다.

도 2는 본 발명의 제1 실시예에 의한 반투과형 액정표시장치의 단면도이다.

도 3a 내지 도 3e는 본 발명의 제1 실시예에 의한 반투과형 액정표시장치의 제조방법을 설명하기 위한 단면도들이다.

도 4a 내지 도 4d는 본 발명의 제2 실시예에 의한 반투과형 액정표시장치의 제조방법을 설명하기 위한 단면도들이다.

<도면의 주요 부분에 대한 부호의 설명>

100 : 기판 102 : 게이트 전극
104 : 게이트 절연막 106 : 액티브 패턴
108 : 오믹 콘택 패턴 110 : 유기 절연막
112 : 요철 114 : 제1 개구부
116a, 116b : 소오스/드레인 전극
116c : 빈사 전극 118 : 박막 트랜지스터
120 : 보호막 122 : 콘택홀
124 : 제2 개구부 126 : 투명 전극

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치 및 그 제조방법에 관한 것으로, 보다 상세하게는 마스크의 수를 줄일 수 있는 반투과형 액정표시장치 및 그 제조방법에 관한 것이다.

액정표시장치는 전극이 형성되어 있는 두 장의 기판과 그 사이에 삽입되어 있는 액정층으로 이루어지며, 상기 전극에 전압을 인가하여 상기 액정층의 액정 분자들을 재배열시켜 투과되는 빛의 양을 조절하여 디스플레이 장치이다. 상기 두 장의 기판에는 각각 전극이 형성되며, 각 전극에 인가되는 전압을 스위칭하기 위한 박막 트랜지스터(thin film transistor; TFT)가 두 장의 기판 중 하나의 기판에 형성된다.

액정표시장치는 백라이트와 같은 광원을 이용하여 화상을 표시하는 투과형 액정표시장치와 자연광을 이용한 반사형 액정표시장치로 구분될 수 있다. 투과형 액정표시장치의 경우, 건물 밖 등 주위의 조도가 높은 곳에서는 표시소자 자체의 내장 광원, 즉 백라이트의 밝기가 태양 광과 같은 외부 광에 비해 현저히 낮기 때문에 그 밝기가 어둡게 보여 콘트라스트가 낮아지게 된다. 이에 따라, 시인성이 저하되어 표시특성이 매우 나빠지게 된다.

이러한 문제를 해결하기 위해서 액정을 구동하기 위한 화소부를 투과 영역과 반사 영역으로 나눔으로써, 실내나 외부 광원이 존재하지 않는 어두운 곳에서는 표시소자 자체의 내장 광원을 이용하여 디스플레이하는 투과 표시모드로 작동하고 실외의 고조도 환경에서는 외부의 입사광을 반사시켜 디스플레이하는 반사 표시모드로 작동하는 반투과형 액정표시장치가 개발되고 있다.

도 1은 종래 방법에 의한 반투과형 액정표시장치의 단면도로서, 하부-게이트(bottom-gate) 구조의 비정질실리콘 박막 트랜지스터-액정표시장치를 도시한다.

도 1을 참조하면, 유리, 석영 또는 사파이어와 같은 절연 물질로 이루어진 기판(10) 상에 제1 금속막을 증착한 후, 제1 마스크를 이용한 사진식각 공정으로 상기 제1 금속막을 패터닝하여 제1 방향으로 신장하는 게이트 라인(도시하지 않음) 및 상기 게이트 라인으로부터 분기된 박막 트랜지스터의 게이트 전극(12)을 포함하는 게이트 배선을 형성한다.

상기 게이트 배선이 형성된 기판 상에 실리콘 절화물로 이루어진 게이트 절연막(14)을 증착하고, 그 위에 비정질실리콘막 및 $n +$ 도핑된 비정질실리콘막을 순차적으로 증착한다. 이어서, 제2 마스크를 이용한 사진식각 공정으로 상기 $n +$ 도핑된 비정질실리콘막 및 비정질실리콘막을 연속적으로 패터닝하여 비정질실리콘막으로 이루어진 액티브 패턴(16) 및 $n +$ 도핑된 비정질실리콘막으로 이루어진 오믹 콘택 패턴(18)을 형성한다.

상기 오믹 콘택 패턴(18) 및 게이트 절연막(14) 상에 제2 금속막을 증착한 후, 제3 마스크를 이용한 사진식각 공정으로 상기 제2 금속막을 패터닝하여 상기 게이트 라인과 직교하는 제2 방향으로 신장하는 데이터 라인(도시하지 않음) 및 상기 데이터 라인으로부터 분기된 박막 트랜지스터의 소오스/드레인 전극(20a, 20b)을 포함하는 데이터 배선을 형성한다. 계속해서, 상기 소오스 전극(20a)과 드레인 전극(20b) 사이로 노출된 오믹 콘택 패턴(18)을 건식 식각하여 박막 트랜지스터의 채널 영역을 형성한다.

상기 데이터 배선 및 게이트 절연막(14) 상에 층간 절연막 및 보호막으로 사용되는 실리콘 질화물로 이루어진 무기 절연막(22)을 증착한 후, 그 위에 감광성 유기 절연막(24)을 형성한다. 이어서, 제4 마스크를 이용하여 유기 절연막(24)의 표면을 렌즈 노광한 후, 제5 마스크를 이용하여 드레인 전극(20b) 및 패드부의 유기 절연막(24)을 노광한다. 그런 다음, 상기 유기 절연막(24)을 현상하여 상기 유기 절연막(24)의 표면에 광 산란을 위한 다수의 요철(26)을 형성함과 동시에, 드레인 전극(20b)의 유기 절연막(24)을 제거한다. 상기 요철(26)은 약 5~15°의 주경사도를 갖는다.

이어서, 제6 마스크를 이용한 사진식각 공정으로 상기 드레인 전극(20b) 위의 무기 절연막(22)을 제거하여 드레인 전극(20b)을 노출하는 콘택홀(28)을 형성한 후, 후속 공정에서 증착되어질 ITO 박막과 상기 유기 절연막(24) 간의 접착력을 향상시키기 위하여 아르곤(Ar) 플라즈마 처리를 실시한다.

결과물의 전면에 화소 전극으로 사용될 ITO 박막을 증착한 후, 제7 마스크를 이용한 사진식각 공정으로 상기 ITO 박막을 패터닝하여 콘택홀(28)을 통해 드레인 전극(20b)과 접촉되는 투명 전극(30)을 형성한다.

상기 투명 전극(30)이 형성된 결과물의 전면에 화소 전극 및 반사판으로 사용될 금속막을 증착한 후, 제8 마스크를 이용한 사진식각 공정으로 상기 금속막을 패터닝하여 상기 콘택홀(28)을 통해 드레인 전극(20b)과 전기적으로 연결되고 그 하부의 투명 전극(30)을 노출하는 투과창(T_1)을 갖는 반사 전극(32)을 형성한다.

상술한 종래 방법에 의하면, 총 8개의 마스크를 이용하여 반투과형 비정질실리콘 박막 트랜지스터-액정표시장치를 제조한다. 마스크의 수가 늘수록 공정 비용과 공정 오류의 확률이 증가하여 제조 원가를 높이는 원인이 되므로, 반투과형 비정질실리콘 박막 트랜지스터-액정표시장치를 제조하는 공정에서 마스크의 수를 줄일 수 있는 기술 개발이 절실히 요구되고 있다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명의 제1의 목적은 소오스/드레인 전극을 포함하는 데이터 배선과 반사 전극을 동일한 층으로 형성하여 마스크의 수를 줄일 수 있는 반투과형 액정표시장치를 제공하는데 있다.

본 발명의 제2의 목적은 소오스/드레인 전극을 포함하는 데이터 배선과 반사 전극을 동일한 층으로 형성하여 마스크의 수를 줄일 수 있는 반투과형 액정표시장치의 제조방법을 제공하는데 있다.

발명의 구성 및 작용

상술한 본 발명의 제1의 목적을 달성하기 위하여 본 발명은, 화소부가 박막 트랜지스터 영역, 반사 영역 및 투과 영역으로 구분되는 반투과형 액정표시장치에 있어서, 상기 박막 트랜지스터 영역의 기판 상에 형성된 게이트 전극; 상기 게이트 전극을 포함한 기판 상에 형성된 게이트 절연막; 상기 게이트 전극 위의 게이트 절연막 상에 형성된 액티브 패턴; 상기 박막 트랜지스터 영역 및 투과 영역을 제외한 게이트 절연막 상에 형성되고, 그 표면에 다수의 요철을 포함하는 유기 절연막; 상기 액티브 패턴 상에 형성된 소오스/드레인 전극; 상기 반사 영역의 유기 절연막 상에 상기 소오스/드레인 전극과 동일한 층으로 형성된 반사 전극; 상기 투과 영역을 제외한 상기 소오스/드레인 전극, 반사 전극 및 유기 절연막 상에 연속적으로 형성되고, 상기 소오스 전극 또는 드레인 전극 중의 어느 하나를 노출하는 콘택홀을 갖는 보호막; 및 상기 콘택홀 및 보호막 상에 형성되고, 상기 콘택홀을 통해 상기 소오스 전극 또는 드레인 전극 중의 어느 하나와 접촉되는 투명 전극을 구비하는 것을 특징으로 하는 반투과형 액정표시장치를 제공한다.

바람직하게는, 상기 투명 전극은 상기 보호막 및 유기 절연막이 형성되지 않은 투과 영역에서 상기 반사 전극과 접촉된다.

상술한 제1의 목적을 달성하기 위한 본 발명의 다른 태양(aspect)에 의하면, 화소부가 박막 트랜지스터 영역, 반사 영역 및 투과 영역으로 구분되는 반투과형 액정표시장치에 있어서, 상기 박막 트랜지스터 영역의 기판 상에 형성된 게이트 전극; 상기 게이트 전극을 포함한 기판 상에 형성된 게이트 절연막; 상기 게이트 전극 위의 게이트 절연막 상에 형성된 액티브 패턴; 상기 박막 트랜지스터 영역을 제외한 게이트 절연막 상에 형성되고, 그 표면에 다수의 요철을 포함하는 유기 절연막; 상기 액티브 패턴 상에 형성된 소오스/드레인 전극; 상기 반사 영역의 유기 절연막 상에 상기 소

오스/드레인 전극과 동일한 층으로 형성된 반사 전극; 상기 소오스/드레인 전극, 반사 전극 및 유기 절연막 상에 연속적으로 형성되고, 상기 소오스 전극 또는 드레인 전극 중의 어느 하나를 노출하는 콘택홀을 갖는 보호막; 및 상기 콘택홀 및 보호막 상에 형성되고, 상기 콘택홀을 통해 상기 소오스 전극 또는 드레인 전극 중의 어느 하나와 접촉되는 투명 전극을 구비하는 것을 특징으로 하는 반투과형 액정표시장치를 제공한다.

바람직하게는, 상기 반사 전극은 상기 소오스 전극 또는 드레인 전극 중의 어느 하나와 직접 연결되도록 형성된다.

상술한 본 발명의 제2의 목적을 달성하기 위하여 본 발명은, 화소부가 박막 트랜지스터 영역, 반사 영역 및 투과 영역으로 구분되는 반투과형 액정표시장치의 제조방법에 있어서, 상기 박막 트랜지스터 영역의 기판 상에 게이트 전극을 형성하는 단계; 상기 게이트 전극을 포함한 기판 상에 게이트 절연막을 형성하는 단계; 상기 게이트 전극 위의 게이트 절연막 상에 액티브 패턴을 형성하는 단계; 상기 액티브 패턴 및 게이트 절연막 상에 유기 절연막을 형성하는 단계; 상기 유기 절연막의 표면에 다수의 요철을 형성함과 동시에, 상기 박막 트랜지스터 영역 및 투과 영역의 유기 절연막을 제거하는 단계; 상기 액티브 패턴 상에 소오스/드레인 전극을 형성함과 동시에, 상기 반사 영역의 유기 절연막 상에 반사 전극을 형성하는 단계; 상기 소오스/드레인 전극 및 반사 전극이 형성된 결과물의 전면에 보호막을 형성하는 단계; 상기 보호막을 부분적으로 식각하여 상기 소오스 전극 또는 드레인 전극 중의 어느 하나를 노출하는 콘택홀을 형성함과 동시에, 상기 투과 영역의 보호막을 제거하는 단계; 상기 콘택홀 및 보호막 상에, 상기 콘택홀을 통해 상기 소오스 전극 또는 드레인 전극 중의 어느 하나와 접촉되는 투명 전극을 형성하는 단계를 구비하는 것을 특징으로 하는 반투과형 액정표시장치의 제조방법을 제공한다.

상술한 제2의 목적의 달성하기 위한 본 발명의 다른 대안에 의하면, 화소부가 박막 트랜지스터 영역, 반사 영역 및 투과 영역으로 구분되는 반투과형 액정표시장치의 제조방법에 있어서, 상기 박막 트랜지스터 영역의 기판 상에 게이트 전극을 형성하는 단계; 상기 게이트 전극을 포함한 기판 상에 게이트 절연막을 형성하는 단계; 상기 게이트 전극 위의 게이트 절연막 상에 액티브 패턴을 형성하는 단계; 상기 액티브 패턴 및 게이트 절연막 상에 유기 절연막을 형성하는 단계; 상기 유기 절연막의 표면에 다수의 요철을 형성함과 동시에, 상기 박막 트랜지스터 영역 및 투과 영역의 유기 절연막을 제거하는 단계; 상기 액티브 패턴 상에 소오스/드레인 전극을 형성함과 동시에, 상기 반사 영역의 유기 절연막 상에 반사 전극을 형성하는 단계; 상기 소오스/드레인 전극 및 반사 전극이 형성된 결과물의 전면에 보호막을 형성하는 단계; 상기 보호막을 부분적으로 식각하여 상기 소오스 전극 또는 드레인 전극 중의 어느 하나를 노출하는 콘택홀을 형성하는 단계; 및 상기 콘택홀 및 보호막 상에, 상기 콘택홀을 통해 상기 소오스 전극 또는 드레인 전극 중의 어느 하나와 접촉되는 투명 전극을 형성하는 단계를 구비하는 것을 특징으로 하는 반투과형 액정표시장치의 제조방법을 제공한다.

본 발명에 의하면, 소오스/드레인 전극과 반사 전극을 동일한 층으로 형성함으로써, 반사 전극을 형성하기 위한 사진식각 공정, 즉 포토레지스트 도포, 노광, 현상 및 식각 공정들을 생략한다.

따라서, 마스크의 수를 종래의 8매에서 7매로 줄이고 공정을 단순화함으로써, 생산성을 증가시키고 원가 절감을 달성할 수 있다.

이하, 첨부한 도면을 참조하여 본 발명의 바람직한 실시예를 상세히 설명하고자 한다.

실시예 1

도 2는 본 발명의 제1 실시예에 의한 반투과형 액정표시장치의 단면도로서, 화소부가 박막 트랜지스터 영역(TFT), 반사 영역(R) 및 투과 영역(T)으로 구분되는 반투과형 액정표시장치를 도시한다.

도 2를 참조하면, 유리, 석영, 사파이어와 같은 절연 기판(100) 상에 크롬(Cr)/알루미늄-네오디뮴(AlNd)과 같은 제1 금속막으로 이루어진 게이트 배선이 형성되어 있다. 상기 게이트 배선은 제1 방향으로 신장되는 게이트 라인(도시하지 않음), 상기 게이트 라인으로부터 분기된 게이트 전극(102) 및 상기 게이트 라인의 끝단에 연결되어 게이트 전극(102a)에 주사 전압을 인가하기 위한 게이트 패드(도시하지 않음)를 포함한다.

상기 게이트 배선을 포함한 기판(100) 상에는 무기 절연물질, 예컨대 실리콘 질화물로 이루어진 게이트 절연막(104)이 형성되어 있다. 상기 게이트 전극(102a) 위의 게이트 절연막(104) 상에는 비정질실리콘으로 이루어진 액티브 패턴(106) 및 $n +$ 로 도핑된 비정질실리콘으로 이루어진 오믹 콘택 패턴(108)이 순차적으로 적층되어 있다.

박막 트랜지스터 영역(TFT) 및 투과 영역(T)을 제외한 게이트 절연막(104) 상에 그 표면에 다수의 요철(112)을 포함하는 유기 절연막(110)이 형성되어 있다. 즉, 본 실시예에 있어서 상기 유기 절연막(110)은 반사 영역(R)에만 형성되며, 투과 영역(T)의 유기 절연막(110)을 관통하는 제1 개구부(114)가 형성된다.

상기 유기 절연막(110) 상에는 제2 금속막으로 이루어진 데이터 배선이 형성되어 있다. 상기 데이터 배선은 상기 게

이트 라인과 교차하는 제2 방향으로 신장되어 상기 게이트 라인과 함께 화소부를 구획하는 데이터 라인(도시하지 않음), 상기 데이터 라인으로부터 분기되어 상기 액티브 패턴(106)의 제1 영역과 중첩되는 제1 전극(소오스 전극 또는 드레인 전극)(116a) 및 상기 제1 영역과 대향되는 제2 영역과 중첩되는 제2 전극(드레인 전극 또는 소오스 전극)(116b), 그리고 상기 데이터 라인의 끝단에 연결되어 상기 제1 전극으로 신호 전압을 인가하기 위한 데이터 패드(도시하지 않음)를 포함한다. 이하, 상기 제1 전극(116a)을 소오스 전극이라 하고, 상기 제2 전극(116b)을 드레인 전극이라 한다. 따라서, 기판(100) 상의 박막 트랜지스터 영역(TFT)에 게이트 전극(102), 게이트 절연막(104), 액티브 패턴(106), 오믹 콘택 패턴(108), 소오스 전극(116a) 및 드레인 전극(116b)을 포함한 박막 트랜지스터(118)가 형성된다.

상기 유기 절연막(110) 상에는 상기 소오스/드레인 전극(116a, 116b)을 포함한 데이터 배선과 동일한 층으로 이루어지고 반사판 및 화소 전극으로 사용되는 반사 전극(116c)이 형성되어 있다. 따라서, 소오스/드레인 전극(116a, 116b) 및 반사 전극(116c)으로 사용되는 제2 금속막은 반사율이 높은 물질로 형성하여야 한다. 바람직하게는, 상기 제2 금속막은 알루미늄(Al), 알루미늄 합금(Al alloy), 은(Ag) 및 은 합금(Ag alloy)의 군에서 선택된 어느 하나의 단일층으로 형성된다. 또는, 상기 제2 금속막은 크롬(Cr), 티타늄(Ti) 및 몰리브덴(Mo)의 군에서 선택된 어느 하나의 제1 층 및 상기 제1 층 위에 적층되고 알루미늄(Al) 또는 은(Ag)으로 이루어진 제2 층을 포함하는 복합층으로 형성된다.

상기 데이터 배선, 반사 전극(116c) 및 유기 절연막(110) 상에는 실리콘 질화물과 같은 무기 절연물질로 이루어지고, 상기 드레인 전극(116b)을 노출하는 콘택홀(122)을 갖는 보호막(120)이 형성되어 있다. 본 실시예에 있어서, 상기 보호막(120)은 투과 영역(T)을 제외한 영역, 즉 박막 트랜지스터 영역(TFT) 및 반사 영역(R)에 형성된다. 즉, 투과 영역(T)의 보호막(120)을 관통하는 제2 개구부(124)가 투과 영역(T)의 유기 절연막(110)을 관통하는 상기 제1 개구부(114)에 상응하는 크기로 형성된다.

상기 콘택홀(122) 및 보호막(120) 상에는 상기 콘택홀(122)을 통해 상기 드레인 전극(116b)과 접촉되는 화소 전극용 투명 전극(126)이 형성된다. 또한, 도시하지는 않았으나, 패드부의 보호막(120) 상에는 상기 투명 전극(126)과 동일한 층으로 형성된 게이트 패드 전극 및 데이터 패드 전극이 형성된다.

화소 전극은 박막 트랜지스터(118)로부터 화상 신호를 받아 컬러 필터 기판의 전극(도시하지 않음)과 함께 전기장을 생성하는 역할을 하므로, 박막 트랜지스터(118)의 드레인 전극(116b)과 전기적으로 연결되어야 한다. 따라서, 소오스/드레인 전극(116a, 116c)과 동일한 층으로 형성되는 반사 전극(116c)을 화소 전극으로 사용하기 위해서, 상기 반사 전극(116c)을 드레인 전극(116b)과 연결시키거나 투명 전극(126)과 연결시켜야 한다. 본 실시예에 의하면, 상기 투명 전극(126)을 상기 보호막(120) 및 유기 절연막(110)이 형성되지 않은 투과 영역(T)에서 반사 전극(116c)과 접촉 시킴으로써 상기 반사 전극(116c)을 드레인 전극(116b)과 전기적으로 연결시킨다. 즉, 상기 투명 전극(126)은 투과 영역(T)의 유기 절연막(110) 및 보호막(120)을 관통하는 제1 및 제2 개구부(114, 124)의 내 측벽 및 바닥 면을 따라 연속적으로 형성됨으로써, 상기 제1 및 제2 개구부(114, 124)를 통해 반사 전극(116c)과 접촉된다.

도 3a 내지 도 3e는 본 발명의 제1 실시예에 의한 반투과형 액정표시장치의 제조방법을 설명하기 위한 단면도들이다.

도 3a를 참조하면, 유리, 석영 또는 세라믹과 같은 절연 물질로 이루어진 기판(100) 상에 약 500Å의 크롬(Cr) 및 약 2500Å의 알루미늄-네오디뮴(AlNd)으로 이루어진 제1 금속막을 증착한 후, 제1 마스크를 이용한 사진식각 공정으로 상기 제1 금속막을 패터닝하여 제1 방향으로 신장되는 게이트 라인(도시하지 않음), 상기 게이트 라인으로부터 분기된 게이트 전극(102) 및 상기 게이트 라인의 끝단에 연결되어 게이트 전극(102)에 주사 전압을 인가하기 위한 게이트 패드(도시하지 않음)를 포함하는 게이트 배선을 형성한다.

상기 게이트 배선이 형성된 기판(100)의 전면에 실리콘 질화물을 플라즈마 화학기상증착(plasma-enhanced chemical vapor deposition; PECVD) 방법에 의해 약 4500Å의 두께로 증착하여 게이트 절연막(104)을 형성한다.

상기 게이트 절연막(104) 상에 액티브층으로서, 예컨대 비정질실리콘막을 PECVD 방법에 의해 약 2000Å의 두께로 증착하고, 그 위에 오믹 콘택층으로서, 예컨대 n⁺ 도핑된 비정질실리콘막을 PECVD 방법에 의해 약 500Å의 두께로 증착한다. 이때, 상기 액티브층 및 오믹 콘택층은 PECVD 설비의 동일 챔버 내에서 인-시투(in-situ)로 증착한다. 이어서, 제2 마스크를 이용한 사진식각 공정으로 상기 막들을 패터닝하여 게이트 전극(102) 위의 게이트 절연막(104) 상에 비정질실리콘막으로 이루어진 액티브 패턴(106) 및 n⁺ 도핑된 비정질실리콘막으로 이루어진 오믹 콘택 패턴(108)을 형성한다.

그런 다음, 상기 오믹 콘택 패턴(108) 및 게이트 절연막(104) 상에 감광성 유기물질을 도포하여 유기 절연막(110)을 형성한다.

도 3b를 참조하면, 제3 마스크를 이용한 노광 공정으로 상기 유기 절연막(110)의 표면을 렌즈 노광한 후, 제4 마스크를 이용하여 박막 트랜지스터 영역(TFT) 및 투과 영역(T)의 유기 절연막(110)을 노광한다. 이어서, 테트라메틸-수산화암모늄(TMAH) 현상액을 이용하여 상기 유기 절연막(110)을 현상한다. 그러면, 상기 유기 절연막(110)의 표면에

광 산란을 위한 다수의 요철(112)이 형성됨과 동시에, 박막 트랜지스터 영역(TFT) 및 투과 영역(T)의 유기 절연막(110)이 제거된다. 바람직하게는, 상기 요철(112)은 약 5~15°의 주경사도를 갖는다. 여기서, 상기 투과 영역(T)의 유기 절연막(110)을 제거한 부분이 제1 개구부(114)가 된다.

도 3c를 참조하면, 상기 결과물의 전면에서 제2 금속막을 1500~4000Å 정도의 두께로 증착한 후, 제5 마스크를 이용한 사진식각 공정으로 제2 금속막을 패터닝하여 데이터 배선을 형성한다. 상기 데이터 배선은 상기 게이트 라인에 직교하는 데이터 라인(도시하지 않음), 상기 데이터 라인으로부터 분기되는 소오스 전극(116a) 및 드레인 전극(116b), 그리고 상기 데이터 라인의 끝단에 연결되어 상기 소오스 전극(116a)에 신호 전압을 인가하기 위한 데이터 패드(도시하지 않음)를 포함한다.

이와 동시에, 반사 영역(R)의 유기 절연막(110) 상에 상기 제2 금속막으로 이루어진 반사 전극(116c)을 형성한다. 상기 반사 전극(116c)은 반사판 및 화소 전극으로 이용된다.

그런 다음, 상기 소오스 전극(116a)과 드레인 전극(116b) 사이의 노출된 오믹 콘택 패턴(110)을 반응성 이온 식각(active ion etching; RIE) 방법에 의해 제거해낸다. 그러면, 상기 소오스 전극(116a)과 드레인 전극(116b) 사이의 노출된 액티브 영역이 박막 트랜지스터(118)의 채널 영역으로 제공된다.

도 3d를 참조하면, 상술한 바와 같이 데이터 배선 및 반사 전극(116c)이 형성된 결과물의 전면에서 실리콘 질화물과 같은 무기 절연물질을 약 2000Å의 두께로 증착하여 보호막(120)을 형성한다. 상기 보호막(120)은 트랜지스터 및 패드의 신뢰성을 확보하고 COG 본딩시 집적회로 부위의 접착력을 향상시키는 역할을 한다.

이어서, 제6 마스크를 이용한 사진식각 공정으로 상기 보호막(120)을 부분적으로 식각하여 드레인 전극(116b)을 노출하는 콘택홀(122)을 형성함과 동시에, 투과 영역(T)의 보호막(120)을 제거하여 제2 개구부(124)를 형성한다. 이와 동시에, 도시하지는 않았으나, 상기 게이트 패드 및 데이터 패드를 각각 노출시키는 제1 및 제2 패드 콘택홀들을 형성한다. 바람직하게는, 상기 제2 개구부(124)는 투과 영역(T)의 유기 절연막(110)을 관통하는 제1 개구부(114)에 상응하는 크기로 형성된다.

도 3e를 참조하면, 상기 콘택홀(122)이 형성된 결과물의 전면에서 ITO 또는 IZO와 같은 투명 도전막을 증착한 후, 제7 마스크를 이용한 사진식각 공정으로 상기 투명 도전막을 패터닝하여 상기 콘택홀(122)을 통해 드레인 전극(116b)과 접촉되는 화소 전극용 투명 전극(126)을 형성한다. 이와 동시에, 도시하지는 않았으나, 패드부의 보호막(120) 상에 상기 투명 도전막으로 이루어진 게이트 패드 전극 및 데이터 패드 전극을 형성한다.

본 실시예에 있어서, 상기 투명 전극(126)은 투과 영역(T)의 유기 절연막(110) 및 보호막(120)을 관통하는 제1 및 제2 개구부(114, 124)의 내 측벽 및 바닥 면을 따라 연속적으로 형성됨으로써, 상기 제1 및 제2 개구부(114, 124)를 통해 반사 전극(116c)과 접촉된다. 따라서, 상기 반사 전극(116c)은 상기 투명 전극(126)을 통해 드레인 전극(116b)과 전기적으로 연결된다.

상술한 바와 같이 본 발명의 제1 실시예에 의하면, 반사 전극(116c)을 소오스/드레인 전극(116a, 116b)과 동일한 층으로 형성함으로써, 반사 전극(116c)을 형성하기 위한 사진식각 공정을 생략한다. 따라서, 마스크의 수를 총래의 8매에서 7매로 줄이고, 포토레지스트막의 도포, 노광 및 현상을 포함하는 하나의 사진 공정과 하나의 식각 공정이 생략되므로 공정을 단순화할 수 있다.

상술한 제1 실시예에 의한 반투과형 액정표시장치는, 투과 영역(T)에서의 셀 갭(즉, 컬러 필터 기판과 박막 트랜지스터 기판 사이에 형성되는 액정층의 두께)이 반사 영역(R)의 셀 갭보다 큰 이중 셀 갭의 광학 모드를 갖는다. 또한, 투과 영역(T)과 반사 영역(R)이 고정되어 있으므로, 투과 영역(T)과 반사 영역(R) 별로 광 특성을 최적화시킬 수 있다.

실시예 2

도 4a 내지 도 4d는 본 발명의 제2 실시예에 의한 반투과형 액정표시장치의 제조방법을 설명하기 위한 단면도들로서, 화소부가 박막 트랜지스터 영역(TFT), 반사 영역(R) 및 투과 영역(T)으로 구분되는 반투과형 액정표시장치를 도시한다.

도 4a를 참조하면, 제1 실시예의 도 3a에서 설명한 바와 동일하게 두 개의 마스크를 이용하여 게이트 전극(102)을 포함한 게이트 배선, 게이트 절연막(104), 액티브 패턴(106) 및 오믹 콘택 패턴(108)을 형성한 후, 상기 결과물의 전면에서 감광성 유기물질을 도포하여 유기 절연막(110)을 형성한다.

이어서, 제3 마스크를 이용한 노광 공정으로 유기 절연막(110)의 표면을 렌즈 노광한 후, 제4 마스크를 이용하여 박막 트랜지스터 영역(TFT)의 유기 절연막(110)을 노광한다. 그런 다음, 테트라메틸-수산화암모늄(TMAH) 현상액을

이용하여 상기 유기 절연막(110)을 현상한다. 그러면, 상기 유기 절연막(110)의 표면에 광 산란을 위한 다수의 요철(112)이 형성됨과 동시에, 박막 트랜지스터 영역(TFT)의 유기 절연막(110)이 제거된다. 즉, 본 실시예에 있어서, 상기 유기 절연막(110)은 박막 트랜지스터 영역(TFT)을 제외한 반사 영역(R) 및 투과 영역(T)에 형성된다.

도 4b를 참조하면, 상기 유기 절연막(110)을 포함한 결과물의 전면에서 제2 금속막을 1500~4000Å 정도의 두께로 증착한 후, 제5 마스크를 이용한 사진식각 공정으로 상기 제2 금속막을 패터닝하여 소오스/드레인 전극(116a, 116b)을 포함하는 데이터 배선을 형성한다. 이와 동시에, 상기 반사 영역(R)의 유기 절연막(110) 상에 상기 제2 금속막으로 이루어진 반사 전극(116c)을 형성한다. 상기 반사 전극(116d)은 반사판 및 화소 전극으로 이용되며, 박막 트랜지스터로부터 화상 신호를 전달받기 위하여 상기 드레인 전극(116b)과 직접 연결되도록 형성된다.

바람직하게는, 상기 제2 금속막은 알루미늄(Al), 알루미늄 합금(Al alloy), 은(Ag) 및 은 합금(Ag alloy)의 군에서 선택된 어느 하나의 단일층으로 형성된다. 또는, 상기 제2 금속막은 크롬(Cr), 티타늄(Ti) 및 몰리브덴(MoW)의 군에서 선택된 어느 하나의 제1 층 및 상기 제1 층 위에 적층되고 알루미늄(Al) 또는 은(Ag)으로 이루어진 제2 층을 포함하는 복합층으로 형성된다.

이와 같이 소오스/드레인 전극(116a, 116b) 및 반사 전극(116c)을 형성한 다음, 상기 소오스 전극(116a)과 드레인 전극(116b) 사이의 노출된 오믹 콘택 패턴(110)을 제거하여 박막 트랜지스터(118)의 채널 영역을 형성한다.

도 4c를 참조하면, 상술한 바와 같이 박막 트랜지스터(118) 및 반사 전극(116c)이 형성된 결과물의 전면에서 실리콘 질화물과 같은 무기 절연물질을 2000Å 정도의 두께로 증착하여 보호막(120)을 형성한다. 상기 보호막(120)은 트랜지스터 및 패드의 신뢰성을 확보하고 COG 본딩시 집적회로 부위의 접착력을 향상시키는 역할을 한다.

이어서, 제6 마스크를 이용한 사진식각 공정으로 상기 보호막(120)을 부분적으로 식각하여 드레인 전극(116b)을 노출하는 콘택홀(122)을 형성한다.

도 4d를 참조하면, 상기 콘택홀(122) 및 보호막(120) 상에 ITO 또는 IZO와 같은 투명 도전막을 증착한 후, 제7 마스크를 이용한 사진식각 공정으로 상기 투명 도전막을 패터닝하여 상기 콘택홀(122)을 통해 드레인 전극(116b)과 전기적으로 연결되는 화소 전극용 투명 전극(126)을 형성한다.

상술한 제1 실시예에서는 상기 투명 전극(126)이 투과 영역(T)의 유기 절연막(110) 및 보호막(120)을 관통하는 제1 및 제2 개구부(114, 124)를 통해 반사 전극(116c)과 접촉시킴으로써 반사 전극(116c)과 박막 트랜지스터의 드레인 전극(116b)을 전기적으로 연결시킨다. 이에 반하여, 제2 실시예에서는 유기 절연막(110) 및 보호막(120)이 투과 영역(T) 위에도 형성되기 때문에, 상기 반사 전극(116c)을 드레인 전극(116d)과 직접 연결시킨다.

상술한 본 발명의 제2 실시예에 의하면, 반사 전극(116c)을 소오스/드레인 전극(116a, 116b)과 동일한 층으로 형성함으로써, 마스크의 수를 종래의 8매에서 7매로 줄일 수 있다.

상술한 제2 실시예에 의한 반투과형 액정표시장치는, 투과 영역(T)에서의 셀 갭이 반사 영역(R)의 셀 갭과 동일한 단일 셀 갭의 광학 모드를 갖는다. 또한, 투과 영역(T)과 반사 영역(R)이 고정되어 있지 않기 때문에, 데이터 배선용 마스크만 변경시키면 투과 영역(T)이나 반사 영역(R)을 원하는 크기로 변경시킬 수 있다.

발명의 효과

상술한 바와 같이 본 발명에 의하면, 소오스/드레인 전극과 반사 전극을 동일한 층으로 형성함으로써, 반사 전극을 형성하기 위한 사진식각 공정, 즉 포토레지스트 도포, 노광, 현상 및 식각 공정들을 생략한다.

따라서, 마스크의 수를 종래의 8매에서 7매로 줄이고 공정을 단순화함으로써, 생산성을 증가시키고 원가 절감을 달성할 수 있다.

상술한 바와 같이, 본 발명의 바람직한 실시예를 참조하여 설명하였지만 해당 기술분야의 숙련된 당업자라면 하기의 특허청구범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

(57) 청구의 범위

청구항 1.

화소부가 박막 트랜지스터 영역, 반사 영역 및 투과 영역으로 구분되는 반투과형 액정표시장치에 있어서,

상기 박막 트랜지스터 영역의 기판 상에 형성된 게이트 전극;

상기 게이트 전극을 포함한 기판 상에 형성된 게이트 절연막;

상기 게이트 전극 위의 게이트 절연막 상에 형성된 액티브 패턴;

상기 박막 트랜지스터 영역 및 투과 영역을 제외한 게이트 절연막 상에 형성되고, 그 표면에 다수의 요철을 포함하는 유기 절연막;

상기 액티브 패턴 상에 형성된 소오스/드레인 전극;

상기 반사 영역의 유기 절연막 상에 상기 소오스/드레인 전극과 동일한 층으로 형성된 반사 전극;

상기 투과 영역을 제외한 상기 소오스/드레인 전극, 반사 전극 및 유기 절연막 상에 연속적으로 형성되고, 상기 소오스 전극 또는 드레인 전극 중의 어느 하나를 노출하는 콘택홀을 갖는 보호막; 및

상기 콘택홀 및 보호막 상에 형성되고, 상기 콘택홀을 통해 상기 소오스 전극 또는 드레인 전극 중의 어느 하나와 접촉되는 투명 전극을 구비하는 것을 특징으로 하는 반투과형 액정표시장치.

청구항 2.

제1항에 있어서, 상기 투명 전극은 상기 보호막 및 유기 절연막이 형성되지 않은 투과 영역에서 상기 반사 전극과 접촉된 것을 특징으로 하는 반투과형 액정표시장치.

청구항 3.

제1항에 있어서, 상기 소오스/드레인 전극 및 반사 전극은 알루미늄, 알루미늄 합금, 은 및 은 합금의 군에서 선택된 어느 하나의 단일층으로 이루어진 것을 특징으로 하는 반투과형 액정표시장치.

청구항 4.

제1항에 있어서, 상기 소오스/드레인 전극 및 반사 전극은 크롬, 티타늄 및 몰리브덴의 군에서 선택된 어느 하나의 제1 층 및 상기 제1 층 위에 적층되고 알루미늄 또는 은으로 이루어진 제2 층을 포함하는 복합층으로 이루어진 것을 특징으로 하는 반투과형 액정표시장치.

청구항 5.

제1항에 있어서, 상기 보호막은 무기 절연물질로 이루어진 것을 특징으로 하는 반투과형 액정표시장치.

청구항 6.

화소부가 박막 트랜지스터 영역, 반사 영역 및 투과 영역으로 구분되는 반투과형 액정표시장치에 있어서,

상기 박막 트랜지스터 영역의 기판 상에 형성된 게이트 전극;

상기 게이트 전극을 포함한 기판 상에 형성된 게이트 절연막;

상기 게이트 전극 위의 게이트 절연막 상에 형성된 액티브 패턴;

상기 박막 트랜지스터 영역을 제외한 게이트 절연막 상에 형성되고, 그 표면에 다수의 요철을 포함하는 유기 절연막;

상기 액티브 패턴 상에 형성된 소오스/드레인 전극;

상기 반사 영역의 유기 절연막 상에 상기 소오스/드레인 전극과 동일한 층으로 형성된 반사 전극;

상기 소오스/드레인 전극, 반사 전극 및 유기 절연막 상에 연속적으로 형성되고, 상기 소오스 전극 또는 드레인 전극 중의 어느 하나를 노출하는 콘택홀을 갖는 보호막; 및

상기 콘택홀 및 보호막 상에 형성되고, 상기 콘택홀을 통해 상기 소오스 전극 또는 드레인 전극 중의 어느 하나와 접촉되는 투명 전극을 구비하는 것을 특징으로 하는 반투과형 액정표시장치.

청구항 7.

제6항에 있어서, 상기 반사 전극은 상기 소오스 전극 또는 드레인 전극 중의 어느 하나와 직접 연결되도록 형성된 것을 특징으로 하는 반투과형 액정표시장치.

청구항 8.

화소부가 박막 트랜지스터 영역, 반사 영역 및 투과 영역으로 구분되는 반투과형 액정표시장치의 제조방법에 있어서,

상기 박막 트랜지스터 영역의 기판 상에 게이트 전극을 형성하는 단계;

상기 게이트 전극을 포함한 기판 상에 게이트 절연막을 형성하는 단계;

상기 게이트 전극 위의 게이트 절연막 상에 액티브 패턴을 형성하는 단계;

상기 액티브 패턴 및 게이트 절연막 상에 유기 절연막을 형성하는 단계;

상기 유기 절연막의 표면에 다수의 요철을 형성함과 동시에, 상기 박막 트랜지스터 영역 및 투과 영역의 유기 절연막을 제거하는 단계;

상기 액티브 패턴 상에 소오스/드레인 전극을 형성함과 동시에, 상기 반사 영역의 유기 절연막 상에 반사 전극을 형성하는 단계;

상기 소오스/드레인 전극 및 반사 전극이 형성된 결과물의 전면에 보호막을 형성하는 단계;

상기 보호막을 부분적으로 식각하여 상기 소오스 전극 또는 드레인 전극 중의 어느 하나를 노출하는 콘택홀을 형성함과 동시에, 상기 투과 영역의 보호막을 제거하는 단계;

상기 콘택홀 및 보호막 상에, 상기 콘택홀을 통해 상기 소오스 전극 또는 드레인 전극 중의 어느 하나와 접촉되는 투명 전극을 형성하는 단계를 구비하는 것을 특징으로 하는 반투과형 액정표시장치의 제조방법.

청구항 9.

제8항에 있어서, 상기 유기 절연막의 표면에 다수의 요철을 형성함과 동시에, 상기 박막 트랜지스터 영역 및 투과 영역의 유기 절연막을 제거하는 단계는 두 개의 마스크를 이용한 두 번의 노광 공정과 한 번의 현상 공정으로 이루어지는 것을 특징으로 하는 반투과형 액정표시장치의 제조방법.

청구항 10.

제8항에 있어서, 상기 소오스/드레인 전극 및 반사 전극은 알루미늄, 알루미늄 합금, 은 및 은 합금의 군에서 선택된 어느 하나의 단일층으로 형성하는 것을 특징으로 하는 반투과형 액정표시장치의 제조방법.

청구항 11.

제8항에 있어서, 상기 소오스/드레인 전극 및 반사 전극은 크롬, 티타늄 및 폴리텡스텐의 군에서 선택된 어느 하나의 제1 층 및 상기 제1 층 위에 적층되고 알루미늄 또는 은으로 이루어진 제2 층을 포함하는 복합층으로 형성하는 것을 특징으로 하는 반투과형 액정표시장치의 제조방법.

청구항 12.

제8항에 있어서, 상기 보호막은 무기 절연물질로 형성하는 것을 특징으로 하는 반투과형 액정표시장치의 제조방법.

청구항 13.

화소부가 박막 트랜지스터 영역, 반사 영역 및 투과 영역으로 구분되는 반투과형 액정표시장치의 제조방법에 있어서,

상기 박막 트랜지스터 영역의 기판 상에 게이트 전극을 형성하는 단계;

상기 게이트 전극을 포함한 기판 상에 게이트 절연막을 형성하는 단계;

상기 게이트 전극 위의 게이트 절연막 상에 액티브 패턴을 형성하는 단계;

상기 액티브 패턴 및 게이트 절연막 상에 유기 절연막을 형성하는 단계;

상기 유기 절연막의 표면에 다수의 요철을 형성함과 동시에, 상기 박막 트랜지스터 영역의 유기 절연막을 제거하는 단계;

상기 액티브 패턴 상에 소오스/드레인 전극을 형성함과 동시에, 상기 반사 영역의 유기 절연막 상에 반사 전극을 형성하는 단계;

상기 소오스/드레인 전극 및 반사 전극이 형성된 결과물의 전면에 보호막을 형성하는 단계;

상기 보호막을 부분적으로 식각하여 상기 소오스 전극 또는 드레인 전극 중의 어느 하나를 노출하는 콘택홀을 형성하는 단계; 및

상기 콘택홀 및 보호막 상에, 상기 콘택홀을 통해 상기 소오스 전극 또는 드레인 전극 중의 어느 하나와 접촉되는 투명 전극을 형성하는 단계를 구비하는 것을 특징으로 하는 반투과형 액정표시장치의 제조방법.

청구항 14.

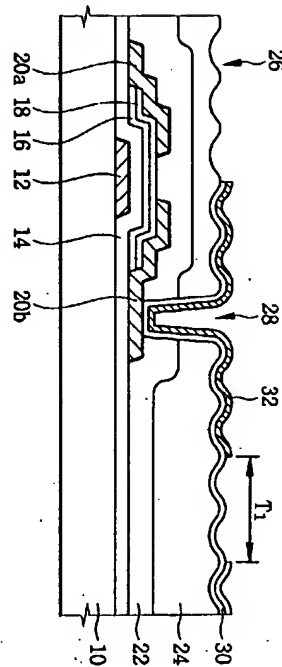
제13항에 있어서, 상기 유기 절연막의 표면에 다수의 요철을 형성함과 동시에, 상기 박막 트랜지스터 영역의 유기 절연막을 제거하는 단계는 두 개의 마스크를 이용한 두 번의 노광 공정과 한 번의 현상 공정으로 이루어지는 것을 특징으로 하는 반투과형 액정표시장치의 제조방법.

청구항 15.

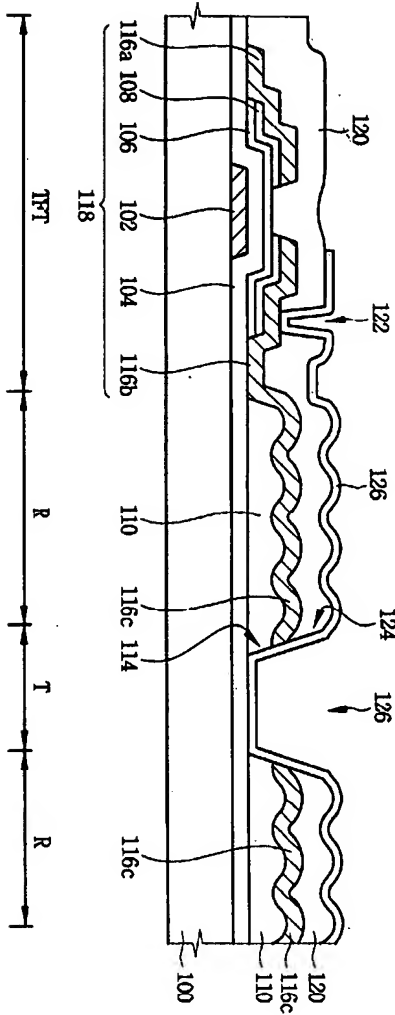
제13항에 있어서, 상기 반사 전극은 상기 소오스 전극 또는 드레인 전극 중의 어느 하나와 직접 연결되도록 형성하는 것을 특징으로 하는 반투과형 액정표시장치의 제조방법.

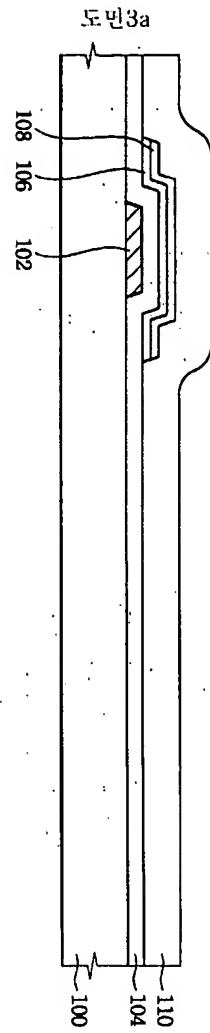
도면

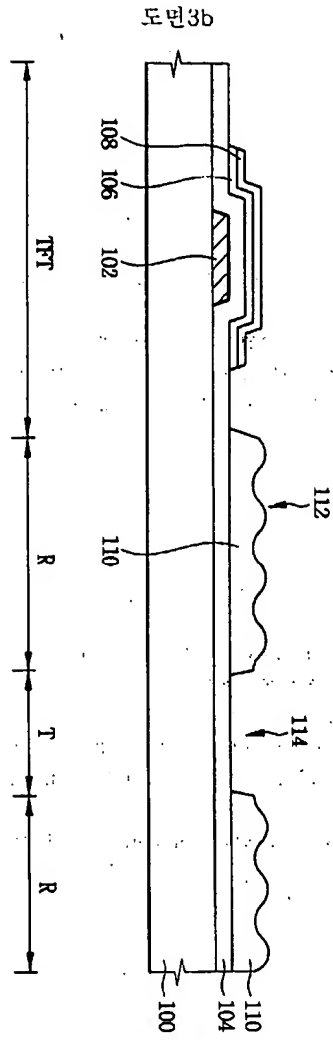
도면1

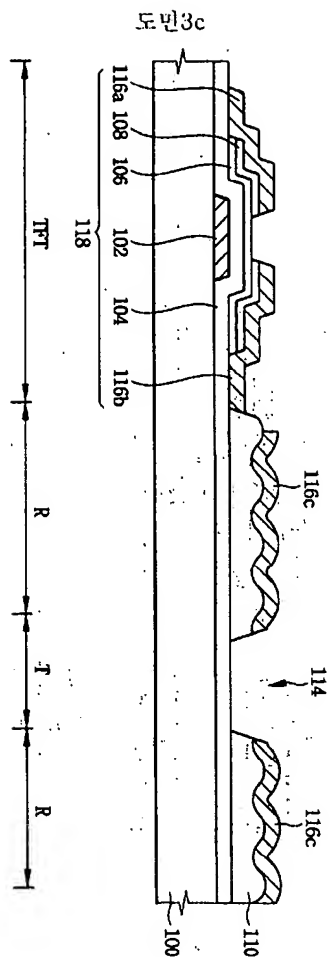


도면2

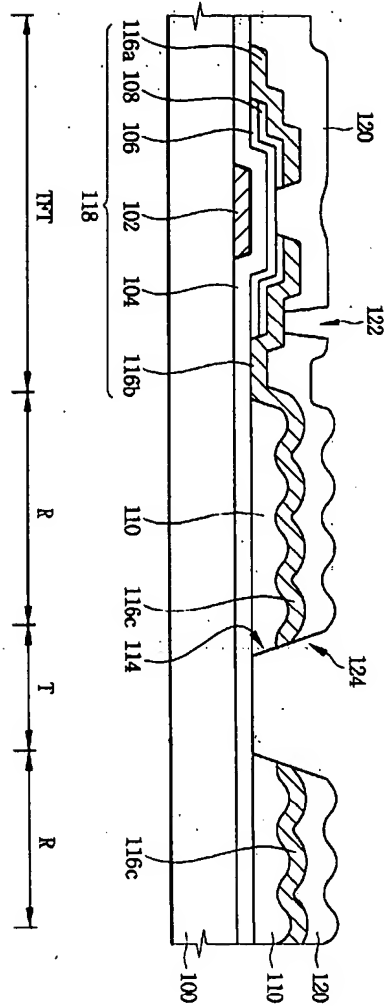


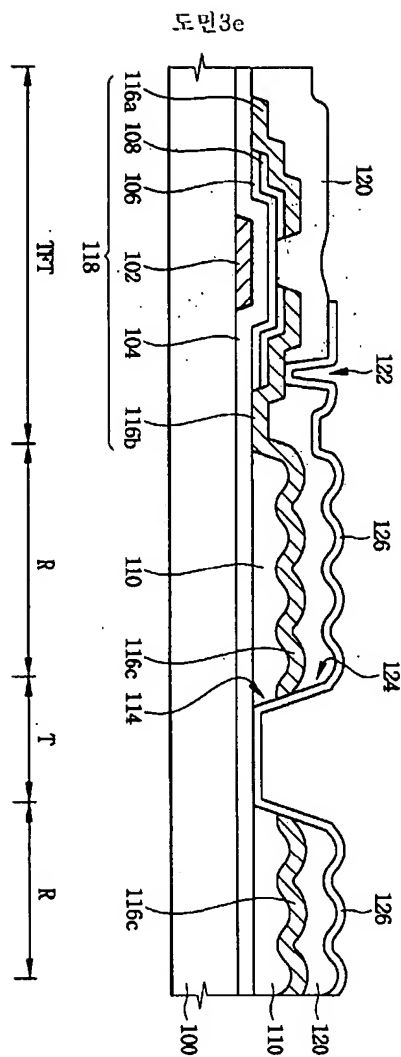


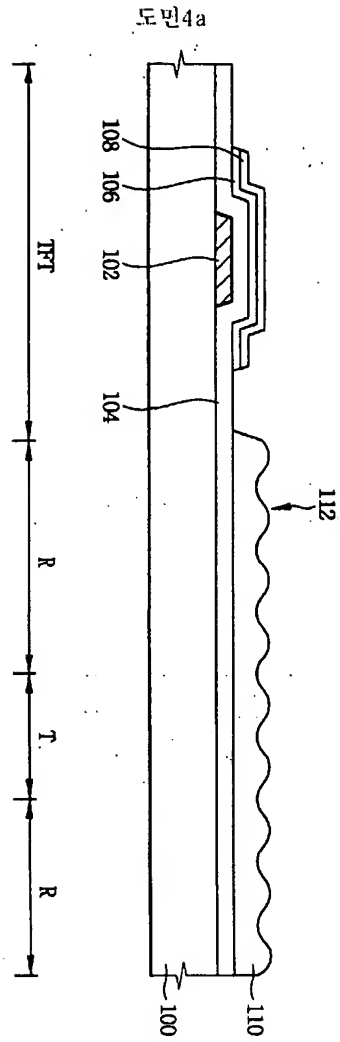




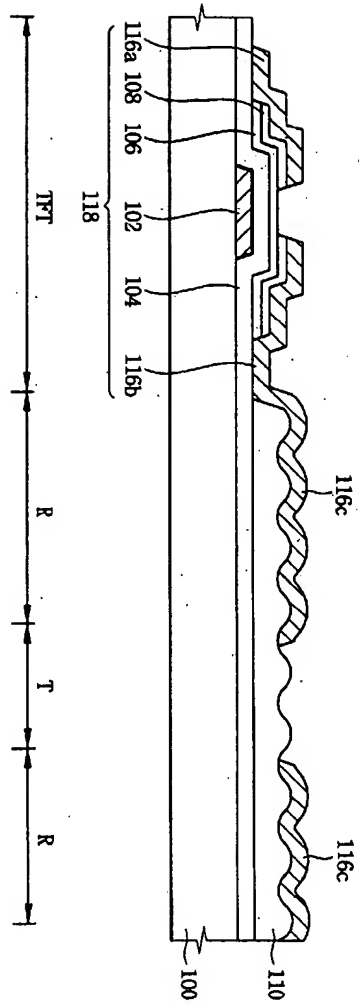
도면3d



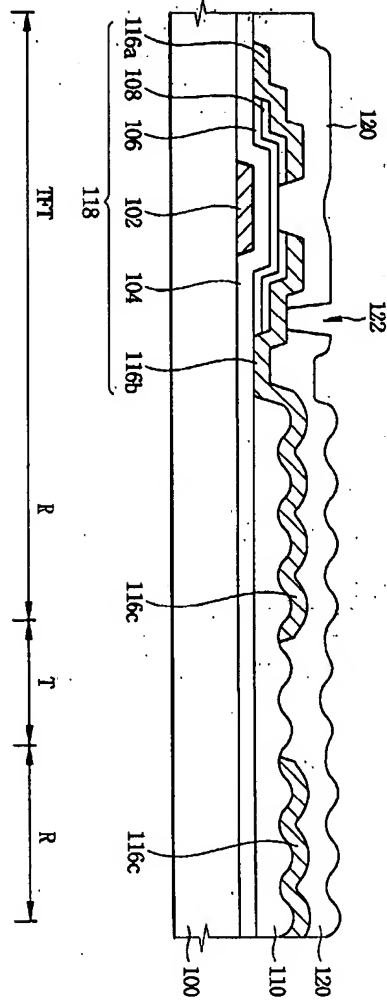




도면4b



도면4c



도면4d

